



## 国際会議 ICSI-8/ISCSI-VI 参加報告

佐藤勝昭 (CRDS ナノテク材料ユニット)

第8回シリコンエピタキシーとヘテロ構造に関する国際会議 (The 8th International Conference on Silicon Epitaxy and Heterostructures (ICSI-8)) と、第6回半導体界面制御に関する国際シンポジウム (The 6th International Symposium on Control of Semiconductor Interfaces (ISCSI-VI)) のシンポジウムが、九州大学医学部百年講堂において、2013.6.3~6.6 に開催された。

ICSI-8 (組織委員長宮尾九大名誉教授) は、日米欧のまわりもちで開催されているもので、主として Si, SiGe, Ge およびそのヘテロ構造のエピ成長と評価を中心議題としている。前回は、ベルギーで開催された。一方、ISCSI-VI (組織委員長室田東北大教授) は学振 154 委員会をベースとした日本発の国際会議で、半導体界面の物理と技術についての先端的な話題を議論する場となっている。6/3 から 6/5 午前までが ICSI-8、6/5 午後から 6/6 が ISCSI-VI となっている。筆者は、ISCSI-VI の招待講演者として、さきがけ「次世代デバイス」の成果について、半導体デバイス関係を中心に発表した。

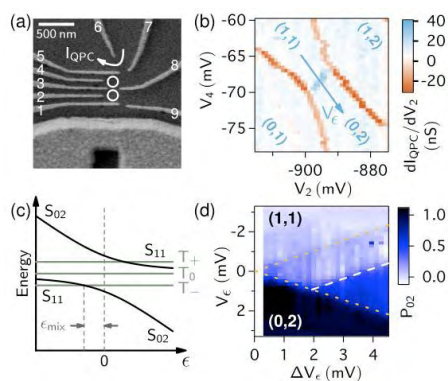
基調講演と招待講演は表 1、2 の通りである。

以下に、私の興味をもった研究発表を紹介するが、まず、驚いたのは ICSI-8 の基調講演(Prof. K. Wang) および、最初の招待講演(Prof. K. Hamaya)がスピントロニクス関連であったことである。

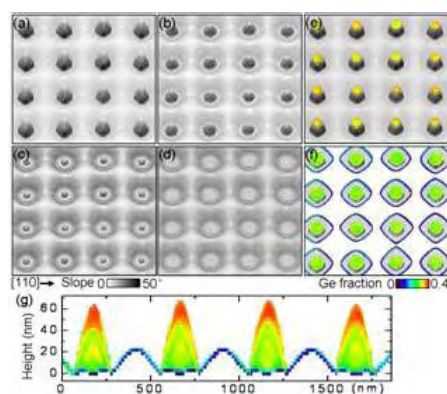
- Wang(UCLA)は、Spintronics for Ge/Si Nanostructures という講演の中で、「LSI の省電力と Si CMOS 技術における継続的なスケージングの製造適応性へ向けた努力の中で、情報処理のための新たな自由度として電子スピンを利用するスピントロニクスは、有望な候補に上ってきた」として、Si/Ge スピントロニクスに焦点を当てて講演した。最後に、「スピントロニクスを CMOS 回路に組み込む課題の 1 つは、スピン信号を電流/電圧信号に変換することである。これを解決しないと回路の次のステージを駆動することができない。解決手段として可能性があるのはトンネル接合、スピンバルブ、スピンホール効果の活用であろう。」と結んだ。
- Hamaya(九大)は、SiGe Spintronics with High-quality ferromagnetic metal-semiconductor heterostructures と題して、SiGe スピントロニクスにおいて、電極材料と Si/Ge との界面制御が重要で、これによって、非縮退半導体へのスピン注入が可能になり、トップゲート制御のスピン FET の可能性が出てきた。重点は (1) スピン注入電極の Si, Ge への高品質エピ成長、(2) 室温における高品質ショットキー障壁を通じた電子スピン注入と検出、(3) SiGe スピントロニクスの新段階として縦型スピントランジスタへの挑戦であった。



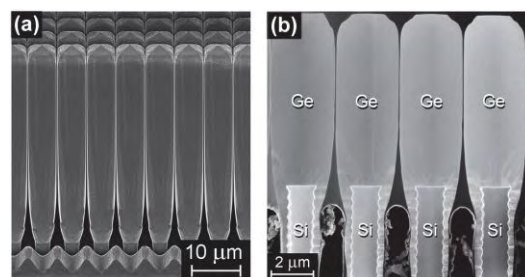
- Eriksson(Univ. Wisconsin-Madison)はMeasurements of a Hybrid Qubit for Silicon Quantum Computingと題して、スピンと電荷の両方を用いたハイブリッドQubitによって量子情報処理の高度化を図るもので、Si/Geの2重量子ドットにおいて、電荷→スピン変換によって一重項・三重項qubitをシングルショットで読み出すことができるので、エラーコレクションに好都合という。量子情報の話は難しいが、アニメーションを使ってわかりやすく説明していた。



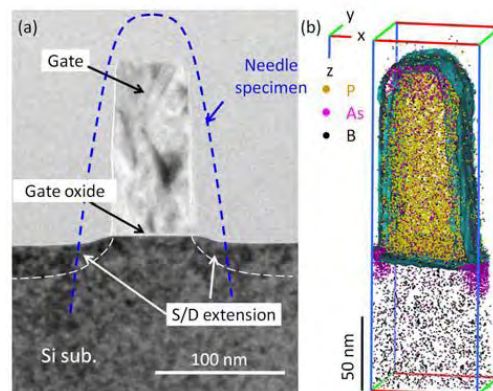
- Zhang (UNSW, Australia)は、Site-controlled SiGe Islands on Patterned Si(001)と題して、一軸性ひずみを用いてSiGe上に高移動度のn-FETを作るという。Nanotomographyと称してwet etchとAFMイメージングを組み合わせ、SiGeのislandのモルフォロジーと組成についての3次元マッピングをして、islandの均一性をチェックしている。さらにSi上に無触媒でGeナノワイヤ(only 3 unit cells in height)を作る試みも紹介された。ナノギャップ内にこのワイヤをおくことでクーロンダイヤモンドを発現させている。



- Falub (ETH)は、3D Heteroepitaxy of Mismatched Semiconductors on Siliconと題して、Si基板を通常のフォトリソとDRIE(ディープRIE)で柱状、リッジ配列にパターン化し、GeやSiGe結晶を低エネルギープラズマ増強CVD(LEPECVD)で成長する。図のようにラテラル成長制限が自動的に起き、スレッド転位は見られないという。これを用いて高精細かつ高感度のモノリシックに集積されたX線検出器ができるという。



- Nagai (Tohoku Univ.) は、In-Depth 3D Elemental Analysis in Nano-Scale Transistor Structures by Atom Probe Tomographyと題して、半導体デバイスのアトムプローブによる3D解析に取り組んでいる。半導体デバイスのアトムプローブ解析では、金属に比し1000倍の感度が必要だ。デバイスからFIB加工されたアトムプローブに高電圧印加とレーザー照射により、頂点の原子のionization and extractionを通じて、電界蒸発をもたらす。この方法により大きなエリアの測定も可能になった。図のようにドーパント分布が明確に見えている。GeにデルタドーピングしたSbの温度による分布の違いが明確に観察されている。



- Frank (IBM)は、SiGe Channel Gate Stack Scaling: Oxygen Scavenging and Full Metal Gatesと題して、はじめに、ゲートファーストhigh-k/SiGe チャンネルpFET第2期メンバースケーリングのための金属ドーパントTiNあるいはTaNゲートが酸素のリザーバとなって、界面のSiO<sub>2</sub>中間層からの酸素除去作用があり、これがEOT(有効酸化物厚)を減少させていることを述べた。次に、W系のフルメタルゲート(FMG)cSiGe pFETにおいても同様の遠隔酸素除去が生じていることを明らかにした。

- Tung (City Univ. New York) は、Schottky Barrier Height Adjustment through Interface Structure Engineeringと題して、共有性半導体と金属のSBHが金属の仕事関数に依存しない現象を、従来の理論では界面準位におけるエネルギー分布を固定していたことによるとし、第1原理計算から、界面層の電気双極子形成について考察、SBHの調整のための戦略について述べた。

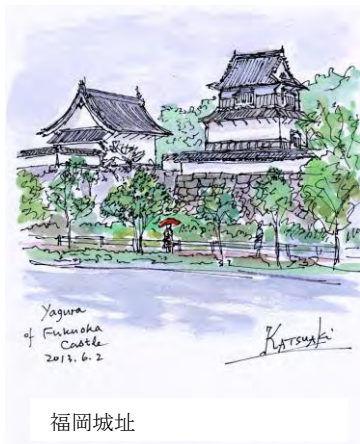
表 1 ICSI-8 基調講演・招待講演

Speaker	Institution	Country	Title
<b>基調講演</b>			
Kang L. V 福岡城址		USA	Spintronics of SiGe Nanostructures
<b>招待講演</b>			
Dan Mihai Buca	Forschungszentrum Juelich GmbH	Germany	Design and growth of strained Ge/(Si)GeSn heterostructures for optical and electrical applications
Rodolfo Camacho-Aguilera	Massachusetts Institute of Technology	USA	CMOS Ge LASER: a bridge to the optical network
Albert Chin	National Chiao Tung Univ.	Taiwan	High Channel Mobility Ge nMOSFET with Good Source-Drain Ohmic Contact and Small EOT
Giovanni Capellini	Università Roma Tre/IHP	Italy/Germany	Strained Germanium Heterostructures for Infrared and Thz Light Emission
Mark A. Eriksson	Univ. Wisconsin-Madison	USA	Measurements of a Hybrid Qubit for Silicon Quantum Computing
Claudiu V. Falub	ETH Zürich (ETHZ)	Switzerland	3D Heteroepitaxy of Mismatched Semiconductors on Silicon
Martin M. Frank	IBM T.J. Watson Res. Center	USA	SiGe Channel Gate Stack Scaling: Oxygen scavenging and full metal gates
Kohei Hamaya	Kyushu Univ.	Japan	SiGe Spintronics with High-quality Ferromagnetic Metal-Semiconductor Heterostructures
Nobuyoshi Koshida	Tokyo Univ. of Agri. & Tech.	Japan	Ballistic Electron Emission from Nanostructured Si Diode and Its Applications
John Kouvetakis	Arizona State Univ.	USA	Synthesis and Properties of Si-Ge-Sn Materials and Devices Grown by CVD
Roger Loo	IMEC	Belgium	Epitaxial Growth Challenges for Advanced CMOS Devices
Yasuyoshi Nagai	Tohoku Univ.	Japan	In-depth Analysis of Defects and Impurities in Nano-scale Transistor Structures by 3D Atom Probe ( <i>tentative</i> )
Michelle Y. Simmons	Univ. of New South Wales	Australia	Phosphorous Donor Qubits in Silicon
Jianjun Zhang	Inst.Integrative Nanosciences, IFW Dresden	Germany	Site-controlled SiGe islands on patterned Si(001): Morphology, composition profiles, and devices

表 2 ISCSI-VI 基調講演・招待講演

Speaker	Institution	Country	Title
<b>基調講演</b>			
Hiroyuki Matsunami	Kyoto Univ.	Japan	Interface Control in Power Semiconductor SiC -Progress of SiC Technology -
<b>招待講演</b>			
Tamotsu Hashizume	Hokkaido University	Japan	Interface Control of GaN-Based Heterostructures for Power Switching Transistors
Katsuaki Sato	Tokyo University of Agriculture and Technology	Japan	Materials and Processes for Next-Generation Innovative Devices
Tokuyuki Teraji	NIMS	Japan	P-Type Diamond Schottky Interfaces -Current Transport Mechanisms and Thermal Stability
Yutaka Tokuda	Aichi Institute of Technology	Japan	DLTS Studies of Point Defects in MOCVD n-GaN
Raymond T. Tung	Brooklyn College, City University of New York	USA	Schottky Barrier Height Adjustment through Interface Structure Engineering

私自身、ほとんど接点のなかった SiGe 研究の現状を知る上でこの会議に参加してよかったと思う。また、ナノ界面の characterization に多くの計測技術が使われていることも知り、この点でも有意義であった。最後に歴史に彩られた福岡市の美しい景観に魅了され、何枚かのスケッチをしたので紹介する。



福岡城址



大濠公園



志賀島から海の中道



筥崎宮



香椎宮



香椎宮



十日恵比須神社



医学部兩百年講堂



九大病院